

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-198636

(43)Date of publication of application : 06.08.1993

(51)Int.Cl.

H01L 21/68

(21)Application number : 04-008373

(71)Applicant : TOSHIBA CORP
DENKI KAGAKU KOGYO KK

(22)Date of filing : 21.01.1992

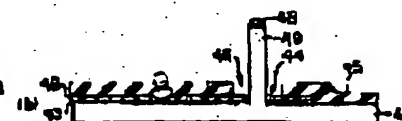
(72)Inventor : WATANABE TORU
OKUMURA KATSUYA
TERASAKI RYUICHI
TERUJ YOSHINORI

(54) TERMINAL FOR CIRCUIT MEASUREMENT AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To obtain pads having a small pitch and a small size and contact a terminal for measurement with the pads securely even if the number of pads increases.

CONSTITUTION: A needle crystal 49 is grown on a substrate 41 and a gold 50 is formed on the surface of the needle crystal 49. Then, a wiring pattern 42 connected to the gold 50 formed on the surface of the needle crystal 49 is formed and a terminal 51 for measurement is formed. Since the needle crystal 49 and the wiring pattern 42, etc., can be formed by utilizing technologies such as lithography or dry etching used in a fine machining process of an LSI, a remarkable firmness can be obtained as compared with a conventional probe card. Therefore, no problems occur even if the number of pads increases or a pitch between the pads becomes small.



LEGAL STATUS

[Date of request for examination]

02.12.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-198636

(43)公開日 平成5年(1993)8月6日

(51)Int.Cl.⁵

H 0 1 L 21/66

識別記号

E 8406-4M

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数7(全 8 頁)

(21)出願番号 特願平4-8373

(22)出願日 平成4年(1992)1月21日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(71)出願人 000003296

電気化学工業株式会社

東京都千代田区有楽町1丁目4番1号

(72)発明者 渡辺 徹

神奈川県川崎市幸区堀川町72番地 株式会

社東芝堀川町工場内

(72)発明者 奥村 勝弥

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝多摩川工場内

(74)代理人 弁理士 鈴江 武彦

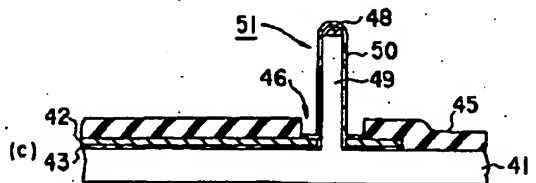
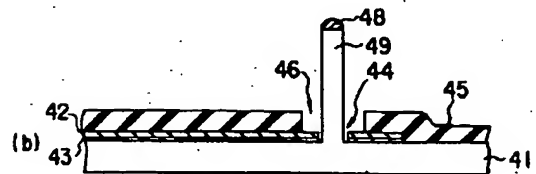
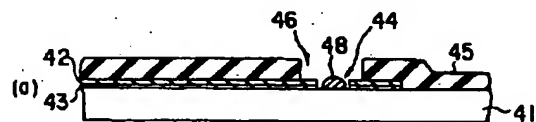
最終頁に続く

(54)【発明の名称】 回路測定用端子およびその製造方法

(57)【要約】

【目的】この発明の目的は、パッドが狭ピッチ、小サイズとなり、且つ、パッド数が増大した場合においても、確実に測定用端子をパッドに接触する。

【構成】基板41上に針状結晶49を成長させ、この針状結晶49の表面に金50を設けるとともに、針状結晶49の表面に設けられた金50と接続された配線パターン42を設け、測定用端子51を形成している。これら針状結晶49や配線パターン42等は、LSIの微細加工プロセスに用いられるリソグラフやドライエッチング等の技術を使用して形成できるため、従来のプローブカードに比べて飛躍的に微細化することができる。したがって、パッドの数が増大したり、パッド相互のピッチが狭まった場合においても十分対応できる。



【特許請求の範囲】

【請求項1】 基板表面から成長された針状結晶と、この針状結晶の表面に設けられた導電性金属と、前記基板表面に設けられ、前記導電性金属と接続された配線パターンと、

を具備することを特徴とする回路測定用端子。

【請求項2】 前記基板は高抵抗を有することを特徴とする請求項1記載の回路の測定用端子。

【請求項3】 基板表面から成長された針状結晶と、この針状結晶および前記基板の表面に設けられた絶縁膜と、前記針状結晶に設けられた絶縁膜の表面、および基板に設けられた絶縁膜の表面に形成された配線としての導電性金属と、

を具備することを特徴とする回路測定用端子。

【請求項4】 針状結晶と、この針状結晶の表面に設けられた導電性金属と、この導電性金属が設けられた針状結晶を保持する絶縁体と、この絶縁体に設けられ、前記導電性金属と接続された配線パターンと、

を具備することを特徴とする回路測定用端子。

【請求項5】 第1の金属からなる基板の表面に基板と絶縁された配線パターンを形成し、この配線パターンに第1の開口部を形成する工程と、

前記基板および配線パターンの全面に絶縁膜を形成し、この絶縁膜に前記第1の開口部より直径の大きい第2の開口部を形成する工程と、

前記第1の開口部内に、前記基板と合金を形成するための第2の金属を配置する工程と、

前記基板を構成する第1の金属を含む雰囲気内において、第2の金属内に第1の金属を取込み基板上に第1の金属からなる針状結晶を形成する工程と、

この針状結晶の表面に、前記第2の開口部から露出された配線パターンと接続される導電性金属を設ける工程と、

を具備することを特徴とする回路測定用端子の製造方法。

【請求項6】 第1の金属からなる基板の表面に、この基板と合金を形成するための第2の金属を配置する工程と、

前記基板を構成する第1の金属を含む雰囲気内において、第2の金属内に第1の金属を取込み基板上に第1の金属からなる針状結晶を形成する工程と、

この針状結晶および前記基板の表面に絶縁膜を設ける工程と、

前記針状結晶に設けられた前記絶縁膜の表面、および基板に設けられた前記絶縁膜の表面に配線としての導電性金属を形成する工程と、

を具備することを特徴とする回路測定用端子の製造方

法。

【請求項7】 第1の金属からなる基板の表面に、この基板と合金を形成するための第2の金属を配置する工程と、

前記基板を構成する第1の金属を含む雰囲気内において、第2の金属内に第1の金属を取込み基板上に第1の金属からなる針状結晶を形成する工程と、

この針状結晶および前記基板の表面に導電性金属を形成する工程と、

前記基板の表面に位置する導電性金属上に、前記針状結晶を保持するための絶縁体を形成すると、

前記基板および基板の表面に位置する導電性金属を除去する工程と、

前記絶縁体の裏面に設けられ、前記針状結晶の表面に設けられた導電性金属と接続される配線パターンを形成すると、

を具備することを特徴とする回路測定用端子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、例えば半導体集積回路の特性を測定するため、半導体集積回路のパッドに接触される回路測定用端子およびその製造方法に関するものである。

【0002】

【従来の技術】半導体集積回路は、製造段階において何らかの電気的特性を測定する必要がある。例えばLSIの場合、ウェハ内に回路素子を製造した段階で、各チップを構成する回路素子の動作をテストするための測定が行われ、この後、ウェハから切取られたチップをパッケージに収容したり、TABテープに実装した状態で、再度動作をテストするための測定が行われる。このうち、前者は、通常タングステン等の金属によって構成された針状の測定端子を有するプローブカードが使用される。また、後者は、アウターリードが挿入されるソケットを使用することが多いが、TABの場合は、プローブカードが使用されることがある。

【0003】図1、図2は、従来のプローブカードを示すものである。このプローブカード10において、カード基板11の中央部には開口部11a設けられている。カード基板11の裏面には複数の配線パターン12が設けられ、これら配線パターン12には、細い金属製の針13の一端が接続されている。これら針13はさらに図示せぬ樹脂によってカード基板11に固定されている。これら針13の他端は、例えばウェハ14に形成されたLSIチップ15のパッド16に接触される。このように針13をLSIチップ15のパッド16に接触した状態で所要の測定が行われる。

【0004】

【発明が解決しようとする課題】ところで、LISの高

密度化に伴い、前記パッド16のサイズは小さくなり、しかも、パッド16の数は増大している。特に、論理デバイスでは300~500個のパッドを有するものも珍しくなくなっている。したがって、パッド相互の間隔が狭くなっているため、図1、図2に示すような従来のプローブカードでは、この状況に対応できなくなりつつある。すなわち、パッドのサイズが小さくなった場合、次のような問題が生ずる。

【0005】従来のプローブカード10では、針13が傾斜してパッド16の表面に接触している。パッド16は通常アルミニウム合金によって構成されており、この表面には酸化膜ができる。このため、プローブカード10に加重を加え、針13で酸化膜を擦って除去している。しかし、パッドのサイズが小さくなった場合、針13で酸化膜を擦る際、図3、図4に示すように、針13がパッド16からはみ出し、表面保護用の絶縁膜17を破ることがある。次に、パッドの間隔が狭くなった場合、次のような問題が生ずる。

【0006】この場合、プローブカードの針の位置精度を維持できなくなる。すなわち、通常、プローブカードの針の位置は樹脂によって配線パターンに固定され、この後、針の相互間隔が微調整される。しかし、針の先端の径は、30 μ m程度であり、パッドのピッチが80 μ mであると、針の平均間隔は50 μ mとなり、製造が困難となりつつある。また、パッドの数が増加した場合、次のような問題が生ずる。

【0007】すなわち、図1、図2に示す従来のプローブカードは、針13が平面状に並べられており、針13の間隔はパッド16に接触する他端部から配線パターン12に接続される一端部に向けて次第に広げられている。これは、配線パターン12の相互間隔を確保し、外部へ信号を取出すための配線の接続を容易にするためである。しかし、パッドの数が増加した場合、配線パターン12の相互間隔を十分確保することが困難となる。

【0008】さらに、近時、高温の状態でLSIをテストすることが増えつつある。この場合、プローブカードもある程度高温となるが、LSIの基板としてのシリコンウェハと、プローブカードのカード基板を構成する例えばエポキシ樹脂は、熱膨張係数が異なっている。このため、針の位置とパッドの位置が大きくずれ、測定が困難となることがあった。このように、従来のプローブカードでは、狭ピッチ、小サイズ、多数個のパッドに対応することが困難なものであった。

【0009】この発明は、上記課題を解決するものであり、その目的とするところは、パッドが狭ピッチ、小サイズとなり、且つ、パッド数が増大した場合においても、確実に接触することが可能な回路測定用端子およびその製造方法を提供しようとするものである。

【0010】

【課題を解決するための手段】この発明は上記課題を解

決するため、基板表面から成長された針状結晶と、この針状結晶の表面に設けられた導電性金属と、前記基板表面に設けられ、前記導電性金属と接続された配線パターンとを設けている。

【0011】また、この発明は、基板表面から成長された針状結晶と、この針状結晶および前記基板の表面に設けられた絶縁膜と、前記針状結晶に設けられた絶縁膜の表面、および基板に設けられた絶縁膜の表面に形成された配線としての導電性金属とを設けている。

【0012】さらに、この発明は、針状結晶と、この針状結晶の表面に設けられた導電性金属と、この導電性金属が設けられた針状結晶を保持する絶縁体と、この絶縁体に設けられ、前記導電性金属と接続された配線パターンとを設けている。

【0013】また、この発明は、第1の金属からなる基板の表面に基板と絶縁された配線パターンを形成し、この配線パターンに第1の開口部を形成する工程と、前記基板および配線パターンの全面に絶縁膜を形成し、この絶縁膜に前記第1の開口部より直径の大きい第2の開口部を形成する工程と、前記第1の開口部内に、前記基板と合金を形成するための第2の金属を配置する工程と、前記基板を構成する第1の金属を含む雰囲気内において、第2の金属内に第1の金属を取込み基板上に第1の金属からなる針状結晶を形成する工程と、この針状結晶の表面に、前記第2の開口部から露出された配線パターンと接続される導電性金属を設ける工程とを設けている。

【0014】さらに、この発明は、第1の金属からなる基板の表面に、この基板と合金を形成するための第2の金属を配置する工程と、前記基板を構成する第1の金属を含む雰囲気内において、第2の金属内に第1の金属を取込み基板上に第1の金属からなる針状結晶を形成する工程と、この針状結晶および前記基板の表面に絶縁膜を設ける工程と、前記針状結晶に設けられた前記絶縁膜の表面、および基板に設けられた前記絶縁膜の表面に配線としての導電性金属を形成する工程とを設けている。

【0015】また、この発明は、第1の金属からなる基板の表面に、この基板と合金を形成するための第2の金属を配置する工程と、前記基板を構成する第1の金属を含む雰囲気内において、第2の金属内に第1の金属を取込み基板上に第1の金属からなる針状結晶を形成する工程と、この針状結晶および前記基板の表面に導電性金属を形成する工程と、前記基板の表面に位置する導電性金属上に、前記針状結晶を保持するための絶縁体を形成すると、前記基板および基板の表面に位置する導電性金属を除去する工程と、前記絶縁体の裏面に設けられ、前記針状結晶の表面に設けられた導電性金属と接続される配線パターンを形成するとを設けている。

【0016】

【作用】この発明は、基板上に針状結晶を成長させ、こ

の針状結晶の表面に金属を設けるとともに、針状結晶の表面に設けられた金属と接続された配線パターンを設け、測定用端子を形成している。これら針状結晶や配線パターン等は、LSIの微細加工プロセスに用いられるリソグラフやドライエッチング等の技術を使用して形成できるため、従来のプローブカードに比べて飛躍的に微細化することができる。したがって、パッドの数が増大したり、パッド相互のピッチが狭まった場合においても十分対応できるものである。

【0017】

【実施例】以下、この発明の一実施例について図面を参照して説明する。

【0018】先ず、基板の所定の位置に針状結晶を形成する方法について説明する。この方法は、「R. S. Wagner and W. C. Ellis : Appl. Phys. Letters 4 (1964) 89」に開示されているものである。

【0019】図5(a)において、表面が(111)面であるシリコン単結晶(Si)31の所定の位置に金(Au)粒子32を載置する。これをSiH₄、SiCl₄等のシリコンを含むガスの雰囲気中でSi-Au合金の融点以上に加熱する。Si-Au合金はその融点が高いため、金粒子32が載置された部分にこの合金の液滴ができる。このとき、ガスの熱分解により、シリコンが雰囲気中より取込まれるが、液状体は他の固体状態に比べてシリコン原子を取込み易く、Si-Au合金の液滴中には次第にシリコンが過剰となる。この過剰シリコンはシリコン基板31上にエピタキシャル成長し、同図(b)に示すように、[111]軸方向に沿って針状結晶33が成長する。この針状結晶33は単結晶であり、基板31の結晶方向と同一方位を有する。また、この針状結晶33の直径は液滴の直径とほぼ同一である。次に、上記シリコンの針状結晶を形成する方法を用いた回路測定用端子の製造方法について説明する。図6、図7は、この発明の第1の実施例を示すものである。

【0020】先ず、図6(a)において、表面が(111)面であるシリコン単結晶基板41の上にタングステンによって信号伝送用の配線パターン42を形成する。このとき、配線パターン42と基板41との反応を抑えるため、基板41上に、先ずTiN層43を設け、このTiN層43の上に配線パターン42を形成する。これら配線パターン42とTiN層43の針状結晶を形成する部分には、針状結晶の直径に相当する開口部44が設けられている。したがって、この開口部44では、基板41が露出されている。

【0021】次に、図6(b)に示すように、前記配線パターン42、開口部44を含む基板41の全面に、CVD法等によってSiO₂膜45を形成し、このSiO₂膜45の前記開口部44と対応する部分に開口部46を形成する。この開口部46の直径は前記開口部44の直径より若干大きくされ、この開口部46より配線パタ

ーン42の一部が露出されている。

【0022】次に、図6(c)に示すように、この開口部46内のみに金(Au)47を堆積する。この堆積方法としては、例えば選択性を有する金の無電界メッキ法、あるいは蒸着等により金を開口部46内を含むSiO₂膜45の全面に堆積し、これをエッチバック法により除去し、開口部46の内部のみに金47を残す方法が適用できる。

【0023】この後、基板41をSi-Au合金の融点以上に加熱することにより、開口部44内の基板41上に、図7(a)に示すように、Si-Au液滴48を形成する。次に、例えばSiCl₄ガスを供給することにより、開口部44内の基板41上に、図7(b)に示すように、シリコンの針状結晶49を成長させる。

【0024】最後に、図7(c)に示すように、成長されたシリコンの針状結晶49の表面に、例えば選択性を有する無電界メッキ法により、金50をコートする。この針状結晶49の表面にコートされた金50は、開口部46内に露出されたタングステンの配線パターン42と接続される。このようにしてシリコン基板41上の所定の位置に針状の測定用端子51を形成することができる。

【0025】上記実施例によれば、この測定用端子51を、LSIの微細加工プロセスに用いられるリソグラフ、ドライエッチング等の技術を使用して形成できるため、従来のプローブカードに比べて飛躍的に微細化することができる。したがって、パッドの数が増大したり、パッド相互のピッチが狭まった場合においても十分対応できるものである。上記方法によって、具体的には、直径が50μm、相互間隔が100μm、高さが1~2mmの測定用端子51を作ることができた。

【0026】また、上記実施例の場合、基板41がシリコンであるため、熱膨張係数がLSIのウェハと同一である。したがって、高温の条件で測定する場合においても、パッドと測定用端子51の位置ずれを防止することができる。

【0027】さて、前述したように、従来のプローブカードは、針によってパッドの表面を斜めから擦ることにより、表面の自然酸化膜を破っていた。この実施例において、測定用端子51の先端は、Si-Au合金である。この測定用端子51の先端を、図8に示すように、アルミニウム合金製のパッド52の表面に当接し、基板41を加圧すると、測定用端子51によって自然酸化膜53が破かれ、測定用端子51とパッド52とが接触される。

【0028】上記のように基板41を加圧すると、図9に示すように、測定用端子51は弾性変形して湾曲する。この測定用端子51を構成する針状結晶は殆ど結晶欠陥のない完全結晶であるため機械的強度が強く、弾性変形範囲が大きい。具体的には、直径が30μm、長さ

が1mmの測定用端子51に対して、その軸方向に8gfの加重を加えた場合、図9に示す反り量 l は $400\mu\text{m}$ であった。このように、測定用端子51は機械的強度が強いため、測定用端子51によってパッド52の自然酸化膜53を確実に破ることができるとともに、多数回の使用にも絶え得るものである。尚、基板41全体を超音波を印加し、測定用端子51を振動させることにより、パッド52の自然酸化膜53を一層有効に除去することができる。次に、図10、図11を参照してこの発明の第2の実施例について説明する。

【0029】前記第1の実施例では、測定用端子51相互は、シリコン基板41の抵抗によって絶縁されている。不純物を添加しないシリコンを使用した場合、かなりの高抵抗を得ることができるが、この第2の実施例においては、測定用端子51相互をより完全に絶縁する方法について説明する。

【0030】先ず、図10(a)に示すように、シリコン基板61上に金粒子62を載置し、図10(b)に示すように、第1の実施例と同様にしてシリコン基板61上に針状結晶63を成長させる。次に、図10(c)に示すように、シリコン基板61および針状結晶63の全面に SiO_2 膜64を堆積させる。この SiO_2 膜64は、例えば SiO_2 が過飽和状態にある弗酸溶液から析出して形成される。

【0031】その後、図11(a)に示すように、蒸着法によりパラジウム(Pd)65を全面にコートする。このとき、針状結晶63の部分にもパラジウム65が十分コートされるよう、基板61を動かしながらコートする。さらに、針状結晶63のパラジウム65の表面を除くパラジウム65の上に、通常のスピコート法により、レジスト66を塗布する。

【0032】次に、図11(b)に示すように、通常の露光現像法により、配線パターンとなる以外の部分にのみレジスト66を残す。さらに、レジスト66によって覆われず、パラジウム65が露出された部分に電界メッキにより、金67をコートし、配線パターン68を形成する。最後に、図11(c)に示すように、レジスト66を除去した後、金67をマスクとしてパラジウム65を除去する。このようにして、図12に示す如く、配線パターン68と接続された測定用端子69が完成される。

【0033】上記第2の実施例によれば、測定用端子69相互は、 SiO_2 膜64によって完全に絶縁される。さらに、この実施例によっても、第1の実施例と同様の効果を得ることができる。次に、図13を参照してこの発明の第3の実施例について説明する。上記第1、第2の実施例においては、測定用端子と配線パターンを基板の表面で電氣的に接続したが、基板の裏面でこれらを接続することも可能である。

【0034】すなわち、図13(a)に示すように、第

1、第2の実施例と同様にして、シリコン基板71上に針状結晶72を成長させ、この針状結晶72および基板71の全面に金73をコートする。この金73のコート方法は、例えば蒸着、無電界メッキ、またはペースト液へのディップである。

【0035】次に、図13(b)に示すように、針状結晶72の金73の表面を除く、金73の表面に、溶剤によって溶かした樹脂74をスピコート法により塗布し、乾燥させる。

【0036】この後、図13(c)に示すように、基板71および基板71に設けられた金73を削り取り、金73がコートされた針状結晶72をそれぞれ分離する。続いて、樹脂74の裏面、且つ、前記針状結晶72と対応する部分に、例えばタングステンによって配線パターン75を形成し、この配線パターン75と針状結晶72の金73を接続する。このようにして、測定用端子76が完成される。上記第3の実施例によれば、測定用端子76は樹脂74によって確実に絶縁され、しかも、第1、第2の実施例と同様の効果を得ることができる。

【0037】尚、上記第1乃至第3の実施例においては、シリコン基板から針状結晶を成長させたが、基板の材料としては、シリコンに限定されるものではなく、例えば SiC 、 Fe 、 Ni 等成長を制御できる材料であればよい。

【0038】また、基板の材料としてシリコンを使用する場合において、シリコンと合金を作るための金属は、金に限定されるものではなく、低融点合金となる物であればよい。

【0039】さらに、針状結晶の表面には金をコートしたが、このコート材料は金に限定されるものではなく、他の金属でも可能である。但し、酸化物ができにくい貴金属が望ましい。

【0040】また、回路測定用端子によって半導体集積回路の動作特性を測定する場合について説明したが、この発明の回路測定用端子は半導体集積回路に限定されるものではなく、他の回路の測定にも適用可能である。

【0041】

【発明の効果】以上、詳述したようにこの発明によれば、パッドが狭ピッチ、小サイズとなり、且つ、パッド数が増大した場合においても、確実に接触することが可能な回路測定用端子およびその製造方法を提供できる。

【図面の簡単な説明】

【図1】従来のプローブカードを示す平面図。

【図2】図1の2-2線に沿った断面図。

【図3】従来の針とパッドの関係を説明するために示す図。

【図4】図3の側断面図。

【図5】図5(a)(b)は、この発明に適用される針状結晶の形成方法を説明するために示す図。

【図6】図6(a)乃至(c)は、この発明の第1の実

施例に係わるものであり、製造工程を順次示す断面図。

【図7】図7(a)乃至(c)は、この発明の第1の実施例に係わるものであり、製造工程を順次示す断面図。

【図8】第1の実施例に係わる測定用端子とパッドの接触状態を示す側断面図。

【図9】第1の実施例に係わる測定用端子をパッドに接触し加圧した状態を示す側断面図。

【図10】図10(a)乃至(c)は、この発明の第2の実施例に係わるものであり、製造工程を順次示す断面図。

【図11】図11(a)乃至(c)は、この発明の第2の実施例に係わるものであり、製造工程を順次示す断面図。

図。

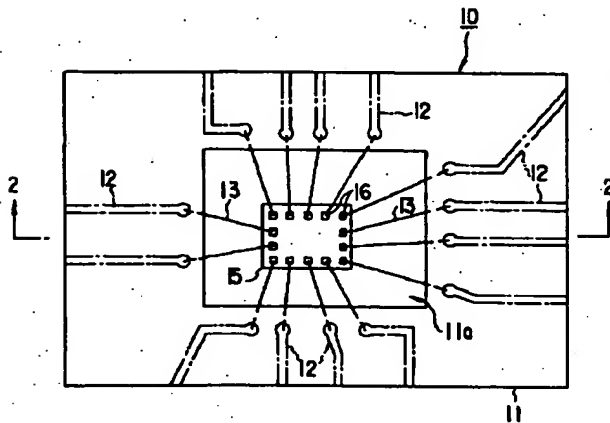
【図12】図11(c)の平面図。

【図13】図13(a)乃至(c)は、この発明の第3の実施例に係わるものであり、製造工程を順次示す断面図。

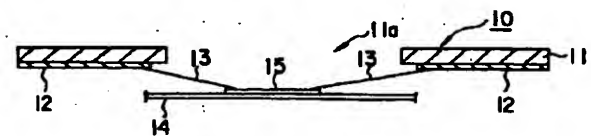
【符号の説明】

41、61、71…基板、42、68、75…配線パターン、49、63、72…針状結晶、50、67、73…金、51、69、76…測定用端子、52…パッド、62…金粒子、64… SiO_2 膜、65…パラジウム、74…樹脂。

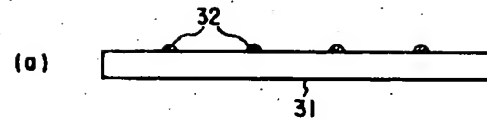
【図1】



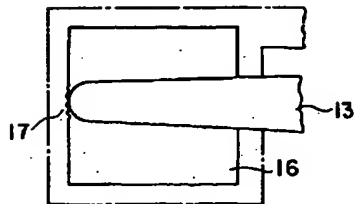
【図2】



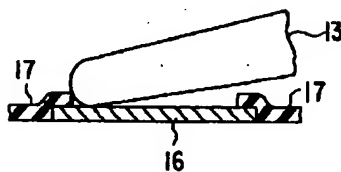
【図5】



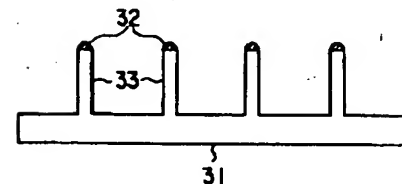
【図3】



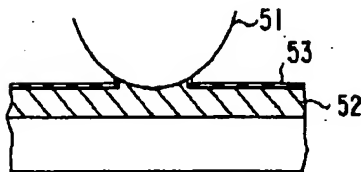
【図4】



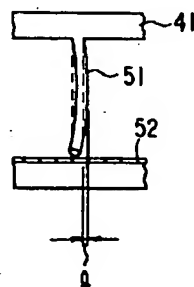
(b)



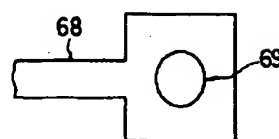
【図8】



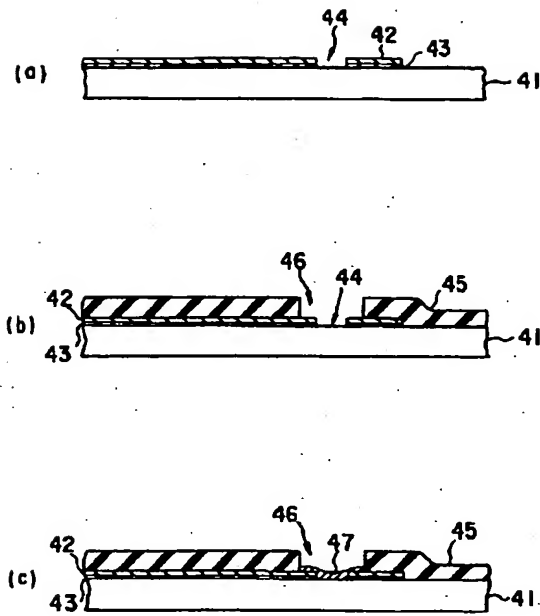
【図9】



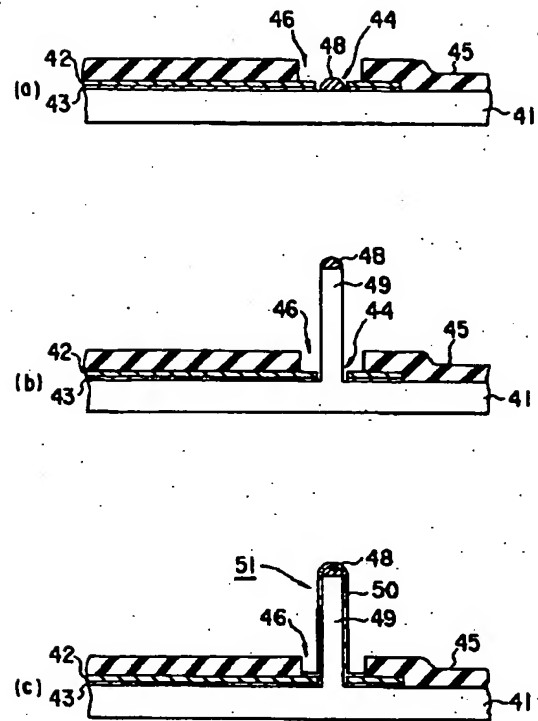
【図12】



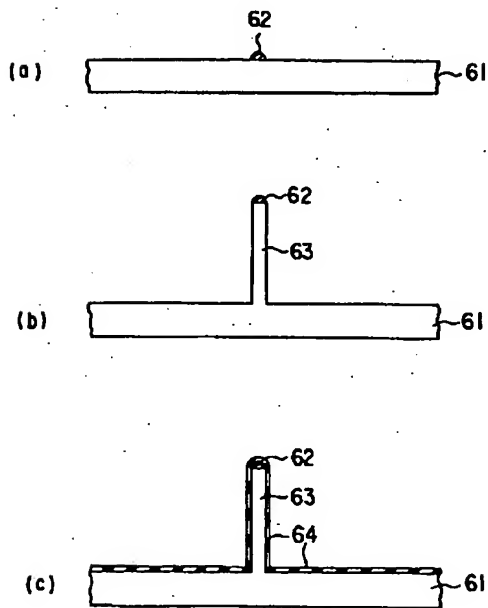
【図 6】



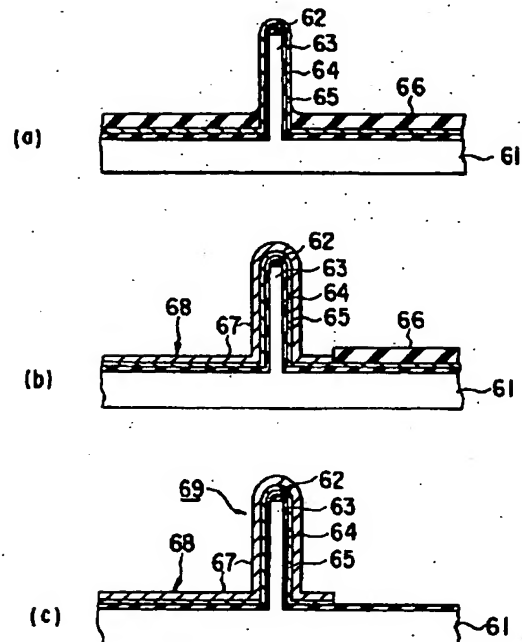
【図 7】



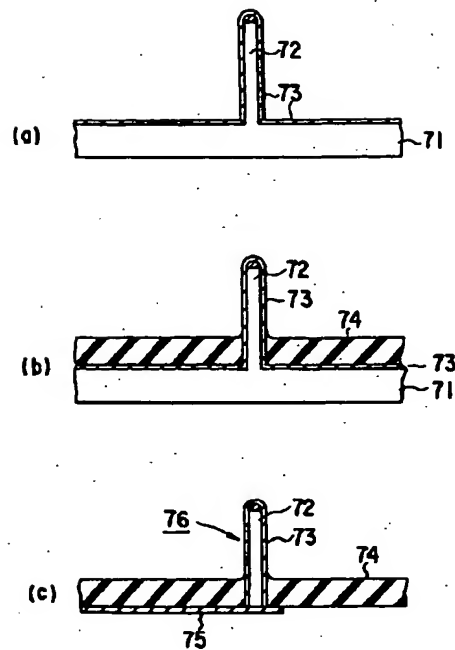
【図 10】



【図 11】



【図13】



フロントページの続き

(72) 発明者 寺崎 隆一
東京都千代田区有楽町一丁目4番1号 電
気化学工業株式会社内

(72) 発明者 照井 良典
東京都千代田区有楽町一丁目4番1号 電
気化学工業株式会社内